

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-044736

(43)Date of publication of application : 16.02.1999

(51)Int.Cl.

G01R 31/28
G01R 35/00

(21)Application number : 09-203611

(71)Applicant : ANDO ELECTRIC CO LTD

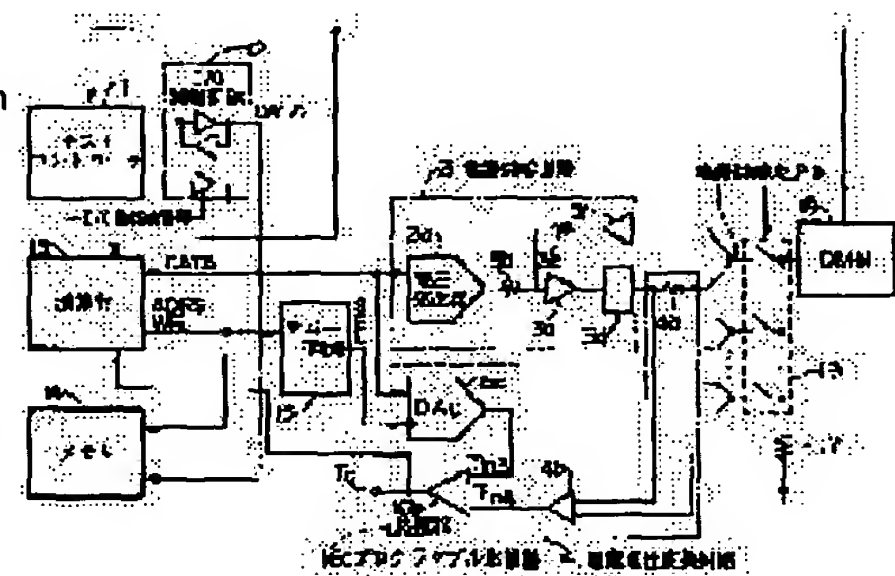
(22)Date of filing : 29.07.1997

(72)Inventor : KAWAI AKIYASU

(54) CALIBRATION DEVICE FOR PROGRAMMABLE COMPARATOR**(57)Abstract:**

PROBLEM TO BE SOLVED: To provide a calibration device for a programmable comparator having a wide adjusting range and high accuracy without requiring a circuit for adjusting offset and gain and high-precision components.

SOLUTION: A test controller 11 instructs the feed of a prescribed current value to a power feed circuit 3. The current value at a power feed point Ps is converted into a voltage value by a current-voltage conversion circuit 4 and is fed to a comparator 16b. The comparator 16b outputs the size relation between the output voltages of a digital-to-analog converter(DAC) 16a and the current-voltage conversion circuit 4 as a compared result. The test controller 11 determines the digital code where the size relation is inverted while changing the digital code given to the DAC 16a. The test controller 11 conducts the above process for the positive and negative maximum feed currents and the current 0 of the power feed circuit 3, calculates the correction data of the offset and gain of the DAC 16a based on the measured values, the digital code for the ideal device portions, and the feed current values, and corrects the digital code given to the DAC 16a hereafter with the correction data.

**LEGAL STATUS**

[Date of request for examination]

23.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(書誌+要約+請求の範囲)

(19)【発行国】日本国特許庁(JP)
(12)【公報種別】公開特許公報(A)
(11)【公開番号】特開平11-44736
(43)【公開日】平成11年(1999)2月16日
(54)【発明の名称】プログラマブル比較器のキャリブレーション装置
(51)【国際特許分類第6版】

G01R 31/28
35/00

【FI】

G01R 31/28 H
35/00 L

【審査請求】未請求
【請求項の数】4
【出願形態】OL
【全頁数】10
(21)【出願番号】特願平9-203611
(22)【出願日】平成9年(1997)7月29日
(71)【出願人】
【識別番号】000117744
【氏名又は名称】安藤電気株式会社
【住所又は居所】東京都大田区蒲田4丁目19番7号
(72)【発明者】
【氏名】川合 晃泰
【住所又は居所】東京都大田区蒲田4丁目19番7号 安藤電気株式会社内
(74)【代理人】
【弁理士】
【氏名又は名称】志賀 正武(外2名)

(57)【要約】
【課題】オフセットやゲイン調整用の回路や高精度部品を必要とせず、調整範囲が広く精度の高いプログラム比較器のキャリブレーション装置を提供する。
【解決手段】テストコントローラ11は電源供給回路3に所定電流値の供給を指示する。電源供給点Psの電流値は電流電圧変換回路4で電圧値に変換されて比較器16bに与えられる。比較器16bはDAC16a及び電流電圧変換回路4の出力電圧の大小関係を比較結果として出力する。テストコントローラ11はDAC16aに与えるデジタルコードを変化させながら大小関係が反転するデジタルコードを決める。以上の処理を電源供給回路3の正負の最大供給電流と電流0に対して行い、これら測定値、装置各部を理想的とした場合のデジタルコード、各供給電流値からDAC16aのオフセット及びゲインの補正データを算出し、これらを用いてこれ以後にDAC16aへ与えるデジタルコードを補正する。

【特許請求の範囲】
【請求項1】供給されるデジタルコードをアナログ電圧値へ変換する変換手段と、所定の電源供給点に供給される電流の電流値に対応した電圧値と前記アナログ電圧値との間の大小関係を決定する比較手段を有するプログラマブル比較器のキャリブレーション装置であって、指定された電流値の電流を前記電源供給点へ供給する電源供給手段と、前記電源供給点を流れる電流の電流値を電圧値へ変換して前記比較手段へ出力する電流検出手段と、前記電源供給手段へ"0"の電流値及び"0"以外の所定電流値の供給を指示し、前記電流検出手段の出力電圧値に略等しい電圧値を前記変換手段から発生させる実測デジタルコードを前記各供給電流値について決定すると共に、供給電流値とデジタルコードとの間の理想特性に基づいて前記各供給電流値に対応する理想デジタルコードを算出し、前記"0"の電流値に対応する実測デジタルコードをオフセット補正データとし、前記各供給電流値に対応する実測デジタルコードと理想デジタルコードとからゲイン補正データを算出する算出手段と、前記理想特性に従って前記変換手段へ与えられるデジタルコードを前記オフセット補正データ及び前記ゲイン補正データにより補正する補正手段とを備えたことを特徴とするプログラマブル比較器のキャリブレーション装置。
【請求項2】前記所定電流値は、前記電源供給手段が供給可能な正の最大電流値～負の最大電流値の範囲内で選択された複数の電流値から成ることを特徴とする請求項1記載のプログラマブル比較器のキャリブレーション装置。
【請求項3】前記電源供給点の電圧値を測定する電圧測定手段を有し、前記算出手段は、少なくとも前記"0"の電流値について、前記電源供給手段に指示する電流値を変化させながら、前記電圧測定手段によって測定される前記電源供給点の電圧値を前記指示電流値に対応した電圧値へ調整することを特徴とする請求項1又は2記載のプログラマブル比較器のキャリブレーション装置。

【請求項4】前記算出手段は、前記デジタルコードを変化させながら、前記比較手段から出力される前記大小関係が反転するときの境界のデジタルコードを前記実測デジタルコードに決定することを特徴とする請求項1～3の何れかの項記載のプログラマブル比較器のキャリブレーション装置。

詳細な説明

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、IC(集積回路)テスト等に用いられ、ICの電源ピン等で測定される電流値(電圧値)と任意の電流値(電圧値)とを比較するプログラマブル比較器のためのキャリブレーション装置に関するものである。

【0002】

【従来の技術】ICテストを例に挙げると、被測定デバイスであるICを試験する場合は、当然ながらICテストからICの電源ピンへ電源電流や電源電圧を供給することとなる。その際、ICの電源ピンに対して実際に供給されている電流値は、消費電流としてICの特性を表す重要なパラメータの一つとなり、ICテストには、ICの消費電流が所期の値となっているかどうか試験可能であることが求められる。こうした目的を達成するために、ICの電源ピン等で測定される電流値(電圧値)を所望の電流値(電圧値)と比較するためのプログラマブル比較器が用いられている。そして、この種のプログラマブル比較器にあっては、各種の計測器と同様、定期的にキャリブレーション(較正)を行って、常に高精度で電流値や電圧値を比較できるようにしておく必要がある。

【0003】図4は、従来の技術によるプログラマブル比較器のキャリブレーション装置の回路構成を示したブロック図である。同図に示すように、この回路はテストコントローラ1、I/O(入出力)制御回路2、電源供給回路3、電流電圧変換回路4、プログラマブル比較器5の各機能ブロックに大別される。テストコントローラ1は、I/O制御回路2を介して電源供給回路3へ所望の電流値の発生を指示する。この他にもテストコントローラ1は、プログラマブル比較器5に対して任意のデジタルコードを与え、電流電圧変換回路4とプログラマブル比較器5を用いて、当該デジタルコードに対応した電流値と電源供給回路3が電源供給点Psに供給する電流値とを比較させ、その比較結果をプログラマブル比較器5から取り込むなどする。なお、テストコントローラ1の機能の詳細は後述する。

【0004】I/O制御回路2は、テストコントローラ1と電源供給回路3、プログラマブル比較器5の間でそれぞれデータを授受するための双方向バッファである。電源供給回路3は正の最大供給電流～負の最大供給電流の範囲の電流値を持つ電流を供給することが可能であり、テストコントローラ1から指示される電流値の電流をICの電源ピン等に相当する電源供給点Psへ供給する。図示した通り、この電源供給回路3は、電圧発生器3a、出力抵抗3b、フォースアンプ3c、バッファ3d、帰還抵抗3e、センスアンプ3fから構成される。

【0005】この電源供給回路3において、電圧発生器3aは、I/O制御回路2を通じてテストコントローラ1から送られるデジタルコードに応じた電圧を出力するものであって、DAC(デジタルアナログ変換器)等で構成される。また、出力抵抗3b、フォースアンプ3c、帰還抵抗3eは負帰還増幅器を構成しており、出力抵抗3b及び帰還抵抗3eは負帰還増幅器の利得を決定するための抵抗器、フォースアンプ3cは負帰還増幅器の主構成要素たるオペアンプである。さらに、バッファ3dは電流増幅回路であって、フォースアンプ3cが電源供給回路3に要求される出力電流を供給できないことから必要となるものである。

【0006】また、センスアンプ3fは電源供給点Psの電圧を正確にフィードバックするために挿入されたボルテージフォロワアンプである。すなわち、電源供給回路3は、電源供給点Psに対して設定電圧を正確に供給する必要があることから、電源供給点Psにおける電圧を正確にフィードバックする必要がある。しかしながら、負帰還増幅器の帰還経路に電流が流れたのでは正確な電圧がフィードバックされないため、高入力インピーダンスのボルテージフォロワアンプを帰還経路に挿入している。

【0007】電流電圧変換回路4は、電流供給点Psに供給される電流値を電圧値へ変換するための電流検出抵抗4aと、この電流検出抵抗4aの両端に生じる電圧値を増幅してプログラマブル比較器5へ出力する電圧検出アンプ4bから構成される。プログラマブル比較器5は、電源供給回路3の供給電流を電流電圧変換回路4で変換した電圧値と、I/O制御回路2を介してテストコントローラ1から供給されるデジタルコードをアナログ電圧に変化した電圧値を比較し、その比較結果を端子Tcからテストコントローラ1へ出力する。つまり、プログラマブル比較器5へ供給するデジタルコードを任意に変化させることで、電源供給回路3が供給する電流値を任意の電流値と比較してその大小関係を知ることができる。なお、デジタルコードは正負の値を取り得る符号付きの2進数であって、より具体的には、電流供給回路3の供給可能な「負の最大供給電流」～「正の最大供給電流」に対応する形で、「-FULL」コードデータ～「+FULL」コードデータの範囲内の値を取り得る。

【0008】このプログラマブル比較器5において、レジスタ5aはテストコントローラ1から与えられるデジタルコードを保持している。DAC5bは、レジスタ5aが保持するデジタルコードをアナログ電圧へ変換するもので、変換過程におけるゲイン及びオフセットを補正するためのゲイン調整用端子Tg及びオフセット調整用端子Toを装備しており、これら各端子に与えられるアナログ電圧値に従ってゲイン補正又はオフセット補正が行われる。

【0009】また、レジスタ5cはテストコントローラ1からゲイン調整用DAC5dに与えられるゲイン調整用のデジタルコードを保持するものであって、ゲイン調整用DAC5dはこのデジタルコードをアナログ電圧に変換してDAC5bのゲイン調整用端子Tgへ送出する。同様に、レジスタ5eはテストコントローラ1からオフセット調整用DAC5fに与えられるオフセット調整用のデジタルコードを保持するものであって、オフセット調整用DAC5fはこのデジタルコードをアナログ電圧に変換してDAC5bのオフセット調整用端子Toへ送出する。

【0010】なお、電源供給回路3、レジスタ5a、レジスタ5c、レジスタ5eは、テストコントローラ1から送出される図示しない選択信号(アドレス信号)によってその何れかが選択されるように構成される。また前述したように、電源供給回路3にはテストコントローラ1から電流値を指示するためのデジタルコードが設定される一方、上記各レジスタに対してもそれぞれデジタルコードが設定される。

【0011】さらに、比較器5gはDAC5bの出力電圧値が入力される端子Tin1と電流電圧変換回路4が検出した電圧値が入力される端子Tin2を備えている。この比較器5gは、これら両端子間の電圧値を比較してその大小関係を前述した端子Tcへ出力する。また、比較器5gには、自身が発生させるオフセットを補償するために可変抵抗器5hが接続されている。

【0012】上記構成の回路を用いたプログラム比較器5のキャリブレーションは以下のようにして行われる。まず、DAC5bのオフセット調整を行うために、下限値のデジタルコードである「-FULL」コードデータをテストコントローラ1からレジスタ5aに書き込んでDAC5bへ印加する。そして、オフセット調整用のデジタルコードをレジスタ5eに書き込んでオフセット調整用DAC5fへ印加することにより、これに対応する電圧値をDAC5bのオフセット調整用端子Toへ与えると共に、比較器5gの端子Tin1の電圧値がDAC5bの出力振幅の「最大負電圧」となるようにデジタルコードを調整することでオフセットを補正する。

【0013】次に、DAC5bのゲイン調整を行うために、上限値のデジタルコードである「+FULL」コードデータをテストコントローラ1からレジスタ5cに書き込んでDAC5bへ印加する。そして、ゲイン調整用のデジタルコードをレジスタ5eに書き込んでゲイン調整

用DAC5dへ印加することにより、これに対応する電圧値をDAC5bのゲイン調整用端子T_gへ与えると共に、比較器5gの端子T_{in1}の電圧値がDAC5bの出力振幅の「最大正電圧」となるようにデジタルコードを調整することでゲインを補正する。
 【0014】さらに、比較器5gの端子T_{in1}に入力される電圧をゼロに設定するデジタルコードをDAC5bに与えると共に、端子T_{in2}に与える電圧を電圧値「0」を跨いでわずかに変化させた時に、比較器5gから出力される両電圧値の大小関係が反転するように可変抵抗器5hを調整することで、比較器5gのオフセット調整を行う必要もある。加えて、電流電圧変換回路4が電流検出抵抗4aに流れる電流を電圧に変換する際には、その変換誤差が比較器5gの出力誤差となって現れることになる。

【0015】

【発明が解決しようとする課題】このように、上述したプログラマブル比較器のキャリブレーション装置では、DAC5bのオフセット及びゲインを調整するために、オフセット、ゲインそれぞれについてDAC及びレジスタが必要となる。また、比較器5gのオフセットを調整するためには調整用の可変抵抗器5hを必要としている。これらの理由から、キャリブレーション装置の回路構成が複雑化すると共に、装置自体が大型化してしまうという問題点がある。

【0016】また、上述したように、プログラマブル比較器5へ与えるデジタルコードが、「+FULL」コードデータ及び「-FULL」コードデータの2つのみであるために、オフセット調整やゲイン調整を行ってもその補正の精度があまり良くないという問題もある。さらには、比較器5gの出力誤差を低減するためには、電流電圧変換回路4に高精度の部品を用いる必要があつて、装置が高価なものになるという欠点もある。

【0017】本発明は上記の点に鑑みてなされたものであり、その目的は、オフセット調整やゲイン調整のための回路や高精度の部品を必要とせず、装置自体を安価に構成できると共に、調整範囲が広くなお且つ精度の高いキャリブレーションを行うことのできるプログラマブル比較器のキャリブレーション装置を提供することにある。

【0018】

【課題を解決するための手段】以上の課題を解決するために、請求項1記載の発明は、供給されるデジタルコードをアナログ電圧値へ変換する変換手段と、所定の電源供給点に供給される電流の電流値に対応した電圧値と前記アナログ電圧値との間の大小関係を決定する比較手段を有するプログラマブル比較器のキャリブレーション装置であつて、指定された電流値の電流を前記電源供給点へ供給する電源供給手段と、前記電源供給点を通る電流の電流値を電圧値へ変換して前記比較手段へ出力する電流検出手段と、前記電源供給手段へ「0」の電流値及び「0」以外の所定電流値の供給を指示し、前記電流検出手段の出力電圧値に略等しい電圧値を前記変換手段から発生させる実測デジタルコードを前記各供給電流値について決定すると共に、供給電流値とデジタルコードとの間の理想特性に基づいて前記各供給電流値に対応する理想デジタルコードを算出し、前記「0」の電流値に対応する実測デジタルコードをオフセット補正データとし、前記各供給電流値に対応する実測デジタルコードと理想デジタルコードとからゲイン補正データを算出する算出手段と、前記理想特性に従って前記変換手段へ与えられるデジタルコードを前記オフセット補正データ及び前記ゲイン補正データにより補正する補正手段とを備えたことを特徴としている。

【0019】また、請求項2記載の発明は、請求項1記載の発明において、前記所定電流は、前記電源供給手段が供給可能な正の最大電流値～負の最大電流値の範囲内で選択された複数個の電流値から成ることを特徴としている。また、請求項3記載の発明は、請求項1又は2記載の発明において、前記電源供給点の電圧値を測定する電圧測定手段を有し、前記算出手段は、少なくとも前記「0」の電流値について、前記電源供給手段に指示する電流値を変化させながら、前記電圧測定手段によって測定される前記電源供給点の電圧値を前記指示電流値に対応した電圧値へ調整することを特徴としている。また、請求項4記載の発明は、請求項1～3の何れかの項記載の発明において、前記算出手段は、前記デジタルコードを変化させながら、前記比較手段から出力される前記大小関係が反転するときの境界のデジタルコードを前記実測デジタルコードに決定することを特徴としている。

【0020】

【発明の実施の形態】以下、図面を参照して本発明の一実施形態について説明する。図1は、同実施形態によるプログラマブル比較器のキャリブレーション装置の回路構成を示すブロック図である。同図において、図4に示す構成要素と同じ機能を有するものについては同一の符号を付してあり、ここではその説明を省略する。また実際には、電源供給回路3、電流電圧変換回路4、プログラマブル比較器16（何れも後述）は何れも試験対象となるICの電源ピン等の数に応じて設けられているが、煩雑になるのを避けるため図1ではそれぞれについて1つだけ図示してある。また、抵抗器17、DMM18は、切り換え回路19を介して、試験対象となるICの電源ピン等の数に応じて設けられることになる電源供給点P_s、P_s、……、P_sと接続される。

【0021】さて、図1に示すテストコントローラ11は、I/O制御回路12を介して、電源供給回路3、演算器13、メモリ14、デコード回路15、プログラマブル比較器16へ制御信号（即ち、アドレスADRS及びライト信号WR）を出力してこれら各部を制御することによって、キャリブレーションに必要な各種データを取得する。I/O制御回路12は、図4のI/O制御回路2の機能に加えて、テストコントローラ11から送られるI/O制御信号が規定するタイミングで上記制御信号を装置各部へ出力する。また演算器13は、テストコントローラ11から送られる制御信号やメモリ14に格納された情報等に基づいて各種の演算処理を行う。なお、テストコントローラ11及び演算器13の機能の詳細は、動作の説明において明らかにする。

【0022】メモリ14は、テストコントローラ11から送られたキャリブレーションに必要な各種データ、演算器13が行った演算の演算結果、演算器13が演算中であるか否かを表すフラグ等を記憶する。デコード回路15は、テストコントローラ11から出力されるアドレスADRS及びライト信号WRに従って、ICの電源ピン毎に存在する複数のプログラマブル比較器16、……、16のうち、何れのプログラマブル比較器にデジタルコードを書き込むのか（換言すれば、何れのプログラマブル比較器を動作させるのかを表す）制御信号SELを出力する。つまり、アドレスADRSはキャリブレーションの対象となるICの電源ピン等を選択するためのものであり、ライト信号WRは選択されたプログラマブル比較器16に対してデジタルコードを書き込むためのタイミング決定信号である。

【0023】プログラマブル比較器16は図示したようにDAC16a及び比較器16bから成る。プログラマブル比較器16の機能は、図4のプログラマブル比較器5に類似しているが、DAC16aがゲインやオフセットの調整機能を装備せず、比較器16bがオフセット調整機能を有していない点で相違する。DAC16aは、デコード回路15から送られる制御信号SELで選択されているときに、テストコントローラ11又は演算器13から送られるデジタルコードをアナログ電圧へ変換する。また比較器16bは、DAC16aの出力電圧が与えられる端子T_{in3}と電流電圧変換回路4の出力電圧が与えられる端子T_{in4}の間の電圧値を比較し、それらの大小関係を端子T_c及び演算器13へ出力する。

【0024】一方、電源供給回路3の出力端に接続された抵抗器17は、電源供給点P_sを通る電流を検出するために設けられている。他方、デジタルマルチメータ（以下、「DMM」と称する）18は、電圧、電流、抵抗の各測定機能を備えており、抵抗器17の抵抗値を測定するほか、抵抗器17の端子電圧を測定するもので、これらの測定結果をテストコントローラ11、演算器13へ送出する。なお、本実施形態ではDMM18の電流測定機能を使用していない。

【0025】次に、図2のフローチャートを参照して上記構成によるプログラマブル比較器のキャリブレーション手順について説明する。まず初めに、ユーザはテストコントローラ11に対して、複数存在するプログラマブル比較器16のうちの何れをキャリブレーションするのか指定する。その際、ユーザは複数あるプログラマブル比較器16の一部あるいはその全部をキャリブレーション対象として同時指定することができる。その後、指定したプログラマブル比較器16についてのキャリブレーション指示をユーザが行うと、テストコントローラ11は、まずキャリブレーションに必要なデータの取得処理に入る。

【0026】すなわち、ステップS1において、テストコントローラ11はDMM18に対して抵抗器17の抵抗値の測定を指示したのち、得られた抵抗値をDMM18から読み取ってこれをメモリ14へ格納する。次に、ステップS2において、テストコントローラ11はキャリブレーションの対象として指定されているプログラマブル比較器16のうちの何れかを選択し、当該プログラマブル比較器16に付与されたアドレスADRSと電源供給回路3が供給すべき電流値からなるパラメータ設定データをメモリ14へ書き込む。このとき、上記のアドレスADRSがデコード回路15にも与えられ、デコード回路15はその後ライト信号WRが与えられた時点で、アドレスADRSで指定されるプログラマブル比較器16に対して選択信号SELを送出する。さらに、テストコントローラ11は切り換え回路19を制御して、選択されたプログラマブル比較器16に対応した電源供給点Psと、抵抗器17及びDMM18を接続する。

【0027】ここで、本実施形態では電源供給回路3から電源供給点Psへ供給する電流値を「正の最大供給電流」、「0」、「負の最大供給電流」の3つとしており、これら各電流値についてそれぞれ必要なデータ(詳細は後述)を取得することでキャリブレーションを行っている。そこで、テストコントローラ11は電源供給回路3の供給電流値としてこれら3つの電流値を順次メモリ14に書き込み、それぞれの電流設定値についてデータ取得処理を行うようにしている。つまり、本実施形態では都合3回のデータ取得処理が行われることとなる。

【0028】次に、ステップS3において、テストコントローラ11は演算器13に対して「補正データ取得命令」を発行してその実行を指示し、自らは演算器処理シーケンスに入る。これによって、テストコントローラ11と演算器13は互いに並行して動作可能な状態となる。そこで、演算器13はその処理をステップSa1に進め、メモリ14上に予め設けられている「演算器処理中フラグ」をセットする。このとき、テストコントローラ11は演算器処理中フラグをメモリ14から定期的に読み出して、当該フラグが演算器13によってセットされたことを確認する。そしてこれ以後、テストコントローラ11はステップS4において演算器処理中フラグを一定周期で読み出してその内容を監視しながら、演算器13の演算が終了して当該フラグがクリアされるまで待機する。

【0029】一方、ステップSa2において、演算器13は、テストコントローラ11がステップS2でメモリ14へ書き込んでおいたパラメータ設定データを順次読み出して演算器13内部へ取り込んでおく。続くステップSa3において、演算器13は取り込んだ情報に基づいて電源供給回路3の動作を開始させると共に、指定されている電流値(ちなみに、最初は「正の最大供給電流値」)を発生するように電源供給回路3へ指示する。

【0030】ここで、電流値「0」を供給する場合、演算器13はDVM18の電圧測定機能を用いて抵抗器17の端子電圧を測定しながら、その電圧値が「0ボルト」となるように電源供給回路3に与えるデジタルコードを適宜変化させる。これに対し、「正の最大供給電流値」又は「負の最大供給電流値」を供給する場合、演算器13は、設定すべきこれら供給電流値と先に測定してある抵抗器17の抵抗値に基づいて、各供給電流値に対応する電圧値を電源供給点Psで発生させるデジタルコードを算出して電源供給回路3へ与えるようにする。

【0031】このように、電流値「0」を供給する場合は、電源供給回路3に与えるデジタルコードが後述する補正演算で直接使用されるという理由で、DMM18が測定する電源供給点Psの電圧値が正確に「0ボルト」となるようにデジタルコードを調整している。これに対し、「正の最大供給電流値」又は「負の最大供給電流値」を供給する場合は、電源供給回路3が実際に供給する電流値とその時点でDAC16aに与えられるデジタルコードが分かっているれば、後述する補正演算に支障を来すことがない。したがって、電源供給回路3や抵抗器17の誤差によって、「正の最大供給電流値」又は「負の最大供給電流値」が完全に真の値に設定されていなくとも良く、おおよその供給電流値が設定されていれば問題ない。

【0032】次に、ステップSa4において、演算器13がDAC16aへ上記各供給電流値に対応したデジタルコードを送出すると、このデジタルコードがDAC16aによってアナログ電圧へ変換されて比較器16bに与えられる。その際、演算器13はライト信号WRを発生させることから、選択されているプログラマブル比較器16に対して制御信号SELが送られて、デジタルコードがDAC16aへ設定される。またこのとき、電流電圧変換回路4は、電源供給点Psを流れる電流の電流値に対応した電圧値を検出して比較器16bに供給する。これによって、比較器16bは与えられたこれら両電圧値の比較結果を端子Tcへ出力する。そこで、演算器13は比較器16bの比較結果を取り込んでこれをメモリ14へ格納する。

【0033】次いで、演算器13は、DAC16aへ最初に設定したデジタルコードの近傍でデジタルコードを変化させながら、上記と同様に、比較器16bの出力を順次取り込んでゆく。そして、演算器13は比較器16bから取り込んだ複数個の比較結果に基づいて、その大小関係が反転する境界のデジタルコード(実測のデジタルコード)を検索し、続くステップSa5において、検索されたデジタルコードをメモリ14へ書き込む。つまり、演算器13は、DAC16aに与えるデジタルコードの中から、電源供給回路3から供給される電流値に応じて電流電圧変換回路4が検出する電圧値とDAC16aの出力電圧値とを略等しくするようなデジタルコードを探し出す。

【0034】以上によって演算器13はテストコントローラ11から指示された処理を完了したので、ステップSa6においてメモリ14上の演算器処理中フラグをクリアし、これ以後は、テストコントローラ11から次の命令が送られてくるのを待ち合わせる。その一方で、演算器処理中フラグがクリアされることによって、テストコントローラ11は演算器13の処理が終了したことを認識する。そこでステップS5において、テストコントローラ11はDMM18に対して抵抗器17の端子電圧の測定を指示したのち、その測定結果をDMM18から取り込んでメモリ14へ格納する。次に、テストコントローラ11は、ステップS1で測定しておいた抵抗器17の抵抗値といま取得した抵抗器17の端子電圧から、オームの法則に則って電源供給回路3から供給される電流の電流値を算出する。

【0035】次いで、ステップS6において、テストコントローラ11はステップS5で算出した供給電流値をもとにして、電源供給回路3、電流電圧変換回路4、プログラマブル比較器16が理想的であるとした場合に、比較器16bの出力結果を反転させるようなデジタルコードを算出する。すなわち、これら各部が理想的である場合には、DAC16aに与えられるデジタルコードと電源供給回路3の供給電流値との関係(「理想特性」)は予め決まったものとなる。すなわち、理想特性では、「正の最大供給電流値」に“+FULL”コードデータが対応し、「負の最大供給電流値」に“-FULL”コードデータが対応し、電流値「0」に「0」のデジタルコードが対応しており、供給電流値とデジタルコードデータは比例関係にある(後に触れる図3の点線Qを参照)。したがって、これら供給電流値とデジタルコードデータの間の比例定数と供給電流値とから理想状態におけるデジタルコードが求められる。

【0036】そして、ステップS7において、テストコントローラ11は算出されたデジタルコードを「理想デジタルコード」とし、これを供給電流値と一緒にメモリ14へ書き込む。次に、ステップS8において、テストコントローラ11はいま対象としているプログラマブル

比較器16に関する全ての測定点(即ち、測定を行うべき電流値)について、必要なデータを取得したかどうかを判別する。上述した通り、キャリブレーションに必要となる電流値は「正の最大供給電流」、「0」、「負の最大供給電流」の3点であることから、これら全ての供給電流値に関するデータ取得処理が終わっていないのであれば、供給電流値を次の電流値に変更したのちにその処理をステップS2に戻し、上述したステップS2～S7(及び演算器13によるステップSa1～Sa6)の処理を各供給電流値について行う。

【0037】そして、全ての供給電流値についてステップS2～S7の処理が行われれば、ステップS8の判定結果が「YES」となる。そこでステップS9において、テストコントローラ11は演算器13に対して「キャリブレーションデータ演算命令」を発行して自らは演算器処理シーケンスに入り、テストコントローラ11と演算器13は再び並行動作状態となる。すなわち、演算器13は処理をステップSb1に進めて演算器処理中フラグをセットし、その一方で、テストコントローラ11は演算器処理中フラグがセットされたことを確認したのち、演算器処理中フラグが演算器13によりクリアされるのをステップS10で待ち続ける。

【0038】次に、演算器13はその処理をステップSb2に進めて、ステップS7でテストコントローラ11がメモリ14へ書き込んだ理想デジタルコード及びこれに対応する供給電流値と、ステップSa5で演算器13自身がメモリ14へ書き込んだ実測のデジタルコードとをそれぞれ読み出す。次いで、ステップSb3において、演算器13は以下に詳述する手順に従ってオフセットデジタルコード及びゲイン補正を算出したのち、続くステップSb4においてこれら算出結果をメモリ14へ書き込み、最後にステップSb6において演算器処理中フラグをクリアして次の命令が発行されるのを待ち合わせる。

【0039】ここで、演算器13が行うオフセットデジタルコード及びゲイン補正の算出手順について以下に説明する。図3は電源供給回路3の供給電流とDAC16aに与えられるデジタルコードの関係を示したグラフであり、DAC16aに関するオフセット及びゲイン補正についても併せて図示している。図中、a点は実際に電源供給回路3から電流値「0」の電流が供給された場合に対応している。ここで、DAC16aに与えられるa点のデジタルコードは、供給電流値「0」に相当する電圧値が比較器16bへ与えられたときに、この比較器16bの出力結果を反転させる境界のデジタルコードになる。同様に、b点は電源供給回路3の供給電流が「正の最大供給電流」である場合を示しており、c点は電源供給回路3の供給電流が「負の最大供給電流」である場合を示している。

【0040】一方、点線Qは、電源供給回路3、電流電圧変換回路4、プログラマブル比較器16が何れも理想的な特性であると想定した場合に、電源供給回路3の供給電流値とDAC16aに設定されるべきデジタルコードとの関係を示している。つまり、前述したように、「正の最大供給電流」、「0」、「負の最大供給電流」が供給された場合のデジタルコードがそれぞれ「+FULL」、「0」、「-FULL」となる。また、点線Pは、点線Qで示される理想特性の勾配を持ちなお且つa点を通る直線を示している。さらに、「ゲイン補正A」はa点及びb点を結ぶ直線abと理想特性を表す点線Qに平行な直線Pとの勾配差を意味し、「ゲイン補正B」はa点及びc点を結ぶ直線acと直線Pとの勾配差を意味している。

【0041】そして演算器13は、図3のa、b、c各点のデジタルコード及び供給電流値と、「正の最大供給電流」の理想デジタルコードに基づいて、キャリブレーションに必要となるオフセットデジタルコード、ゲイン補正A、ゲイン補正Bをそれぞれ以下のように算出する。まず、a点のデジタルコードは電源供給回路3の供給電流が「0」の場合に、比較器16bの出力結果が反転する境界のデジタルコードである。したがって、このデジタルコードがそのままオフセットデジタルコードとなる。

【0042】次に、ゲイン補正A及びゲイン補正Bを求めるには、まず、理想特性(点線Q)の傾きを次式(1)により算出する。なお、以下の各式に現れる「傾き」は、通常用いられる「傾き」とは分子/分母が入れ替わって定義されている。

理想特性の傾き＝正の最大供給電流における理想デジタルコード／正の最大供給電流値 …(1)

次に、a点及びb点を結ぶ直線の傾きを次式により求める。

直線abの傾き＝(b点のデジタルコード－a点のデジタルコード)／b点の供給電流値 …(2)

【0043】これら(1)式及び(2)式からゲイン補正Aを次式によって求める。

ゲイン補正A＝直線abの傾き／理想特性の傾き＝{(b点のデジタルコード－a点のデジタルコード)／b点の供給電流値}／(正の最大供給電流値における理想デジタルコード／正の最大供給電流値) …(3)

【0044】次に、a点及びc点を結ぶ直線の傾きを次式によって求める。

直線acの傾き＝(a点のデジタルコード－c点のデジタルコード)／c点の供給電流値 …(4)

そして(1)式及び(4)式からゲイン補正Bを次式によって求める。

ゲイン補正B＝直線acの傾き／理想特性の傾き＝{(a点のデジタルコード－c点のデジタルコード)／c点の電流値}／(正の最大供給電流値における理想デジタルコード／正の最大供給電流値) …(5)

【0045】さて、ステップSb5の処理が終わり、ステップS10でテストコントローラ11が演算器13の処理終了を認識すると、現時点で対象となっているプログラマブル比較器16のキャリブレーションが完了したことになる。そこでステップS11において、テストコントローラ11はユーザが指定した全てのプログラマブル比較器に関してキャリブレーションを行ったかどうかを判別する。キャリブレーションを行うべきプログラマブル比較器16がまだ残っているのであれば、対象とするプログラマブル比較器16を次のものに変更して処理をステップS2に戻し、前述したステップS2～ステップS10(及び演算器13のステップSa1～Sa6及びステップSb1～Sb5)の処理を繰り返し行う。

【0046】こうしてキャリブレーションが完了して、その後、実際にICを試験する段階になると、テストコントローラ11は電源供給回路3からICの電源ピンへ供給している電流値を検証することになる。そこで、テストコントローラ11は被試験ICの消費電流として期待される電流値に対応する理想特性上のデジタルコードを(1)式に示す理想特性の傾きから算出する。次いで、テストコントローラ11は算出された理想デジタルコードを演算器13へ送出して理想デジタルコードの補正を指示する。

【0047】これにより演算器13は、メモリ14に格納されているオフセットデジタルコード、ゲイン補正A、ゲイン補正Bを用いてテストコントローラ11から送られた理想デジタルコードの補正演算を行って、その演算結果をテストコントローラ11へ返送する。テストコントローラ11は、アドレスADRSを用いて何れかのプログラマブル比較器16を選択し、選択されたプログラマブル比較器16のDAC16aへ演算器13から送られた補正後のデジタルコードを供給する。以上によって、電源供給回路3及び電流電圧変換回路4で発生する誤差や、プログラマブル比較器16に内在するオフセット及びゲインの誤差が補償されて、正しい比較結果が端子Tcに得られるようになる。

【0048】ここで、演算器13は送られたデジタルコードの値に応じて以下のようにして補正演算を行う。

■ テストコントローラ11からのデジタルコード>0の場合 補正後のデジタルコード＝ゲイン補正A×テストコントローラ11からのデジタルコード＋オフセットデジタルコード …(6)

■ テストコントローラ11からのデジタルコード≤0の場合 補正後のデジタルコード＝ゲイン補正B×テストコントローラ11からのデジタルコード＋オフセットデジタルコード …(7)

これら2つの式は、図3で理想特性として示した直線Q上の点をa点～b点又はa点～c点をそれぞれ結ぶ直線(つまり、現実の回路特性を表す直線)上の点へ変換するものである。

【0049】なお、上記実施形態では、供給電流値の測定点を「正の最大供給電流」、「0」、「負の最大供給電流」の3点としているが、これ以外の複数の供給電流値を用いるようにしても良く、そうすることによって、一層高い精度で補正演算が行えるようになる。また、電源供給点Psに供給する電流値として負の電流値が不要であれば、電流値の測定点を「正の最大供給電流」及び「0」の2点としても良く、また、供給する電流値として正の電流値が不要であれば、電流値の測定点を「負の最大供給電流」及び「0」の2点としても良い。さらに、上記実施形態では、テストコントローラ11及び演算器13を並行動作させているが、演算器13の機能をテストコントローラ11自体に持たせて演算器13を省いた構成としても良く、さらには、メモリ14をテストコントローラ11に内蔵させるように構成しても良い。

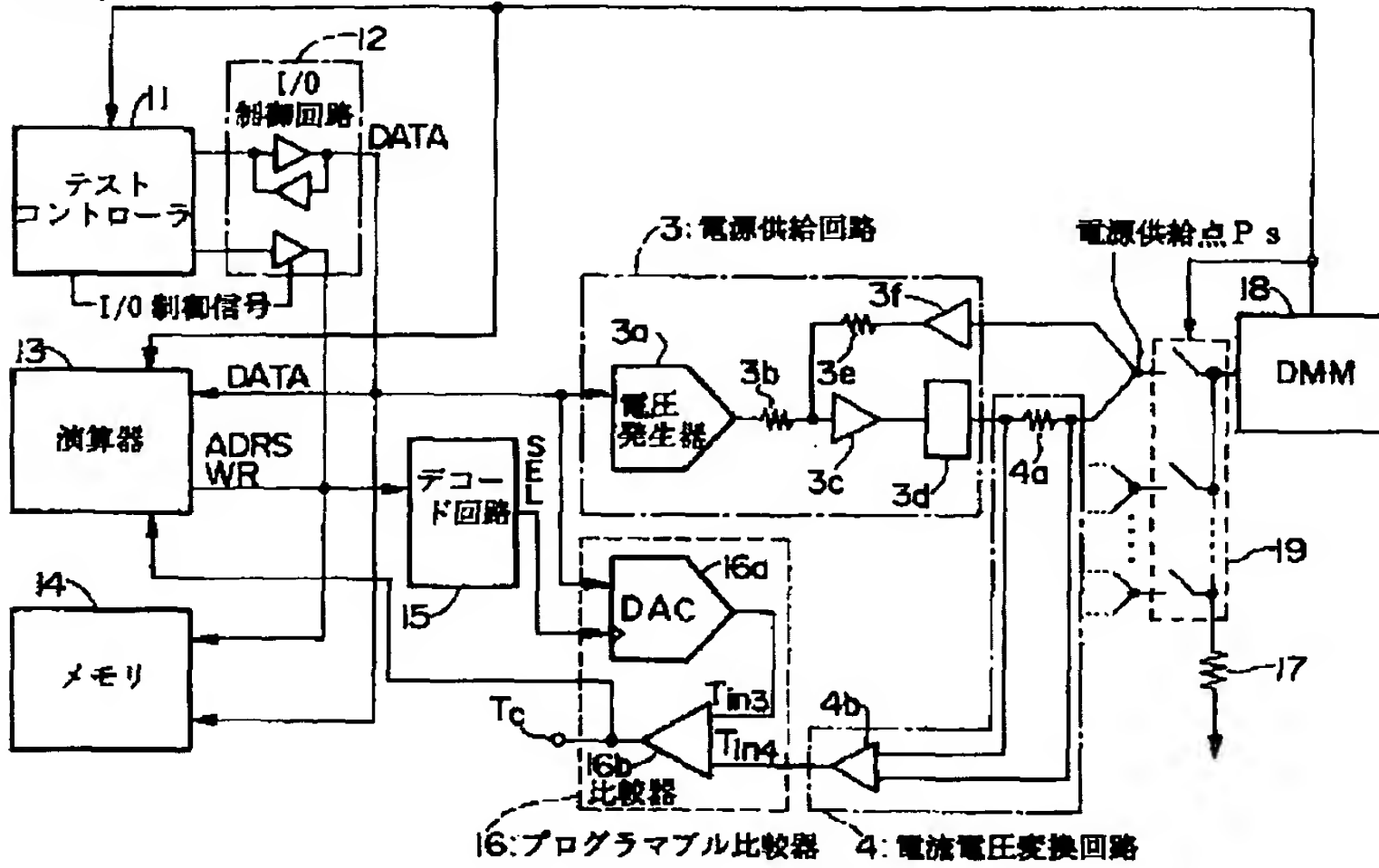
【0050】

【発明の効果】以上説明したように、本発明によれば、供給されるデジタルコードに対応するアナログ電圧値と電源供給点を流れる電流に対応する電圧値との間の大小関係を決定するプログラマブル比較器をキャリブレーションするにあたって、「0」の電流値と「0」以外の所定電流値について、電源供給点の電流に対応する電圧値に略等しい電圧値が上記アナログ電圧値として得られる実測デジタルコードを決定すると共に理想特性に基づいて理想デジタルコードを算出し、算出されたこれらデジタルコードからオフセット補正データ及びゲイン補正データを算出して、実際にプログラマブル比較器を使用する段階では、これらの補正データを用いて、理想特性に従って与えられるデジタルコードを補正するようにしている。これにより、従来必要であったオフセット調整やゲインの調整のための回路が不要になるとともに、電流検出手段等を高精度部品で構成する必要がなくなり、装置を安価に作製できる上に、装置の小型化も図れるという効果がある。

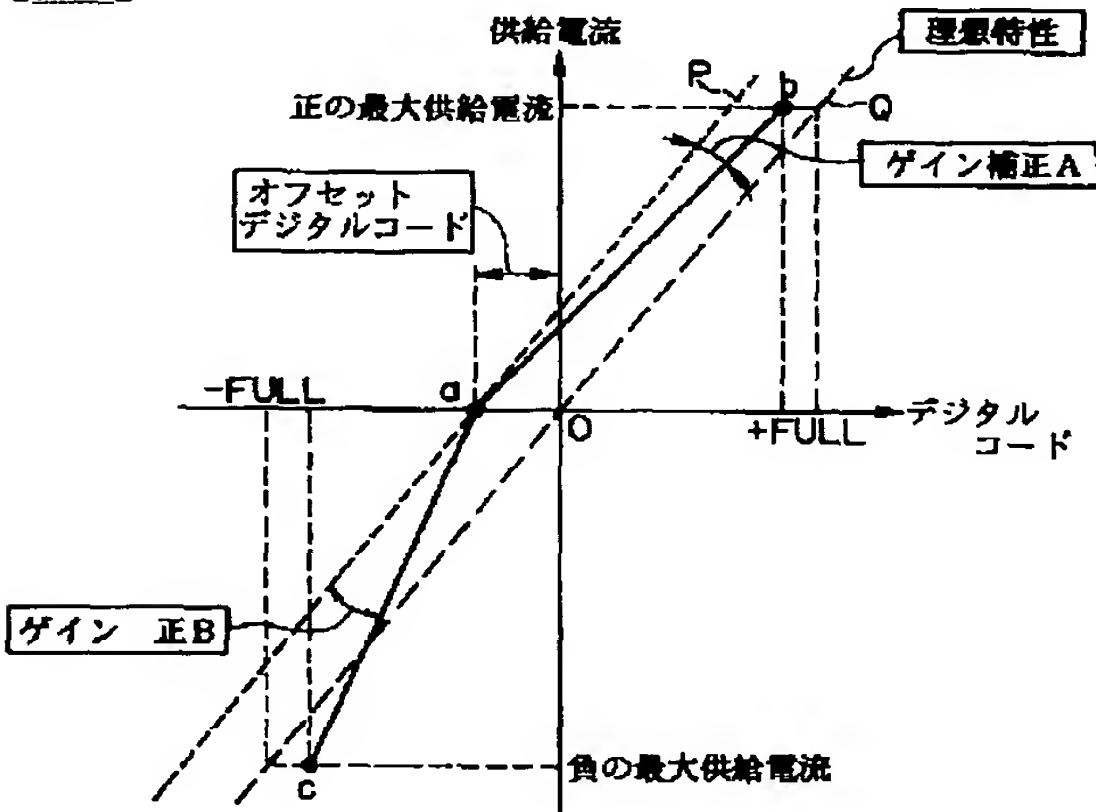
【0051】また、請求項2記載の発明によれば、「0」以外の所定電流値として複数の電流値を用いるようにしたので、供給電流値とデジタルコードとの間の関係としてより現実に近いものが得られ、さらに精度の高いキャリブレーションが実現できるという効果がある。また、請求項3記載の発明によれば、少なくとも「0」の電流値については、電源供給点に供給される電流値を指示通りの値となるように調整しているので、オフセット補正データ及びゲイン補正データをより精度良く求めることができ、いっそう精確なキャリブレーションが可能になるという効果がある。

図面

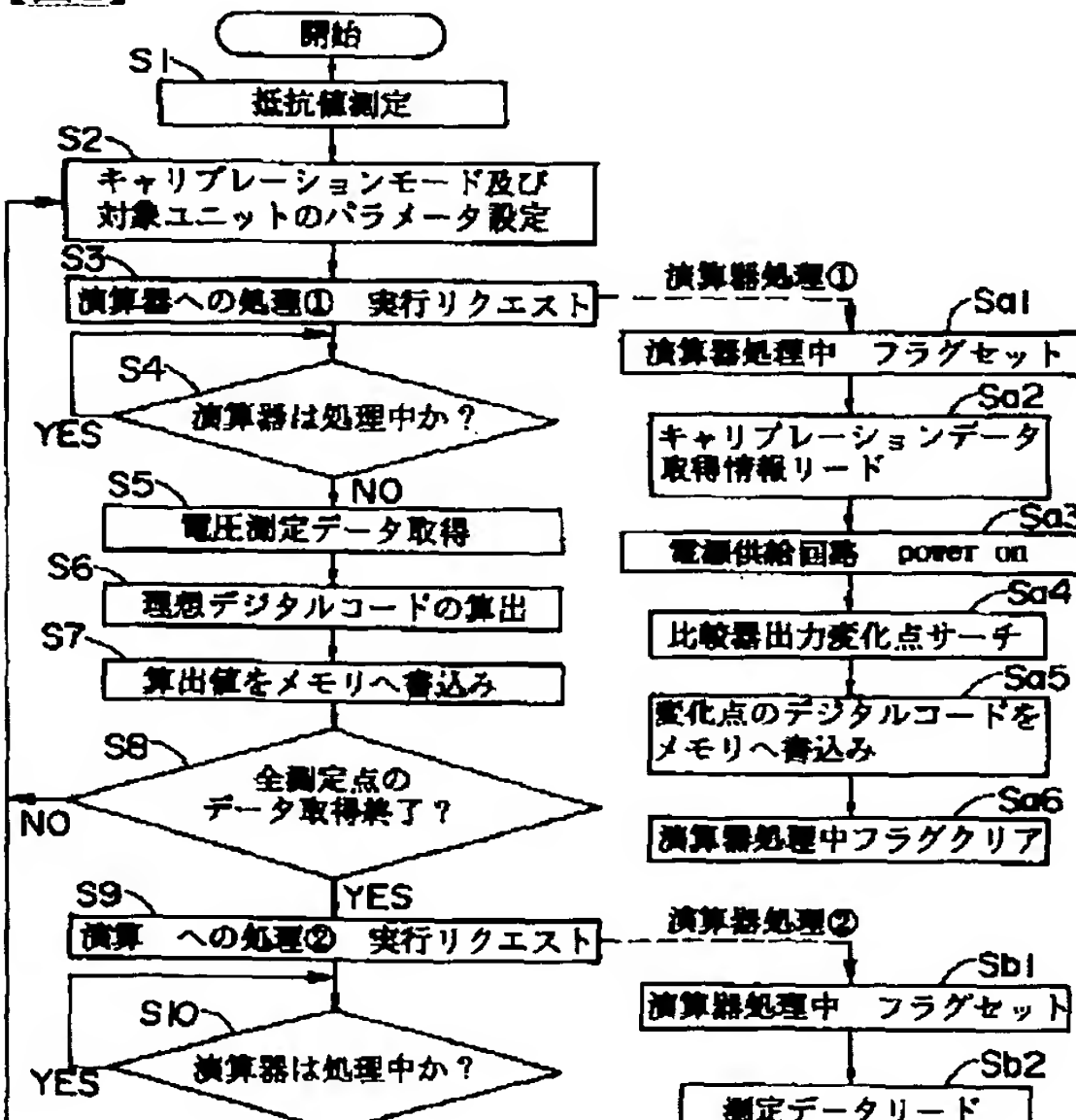
【図1】

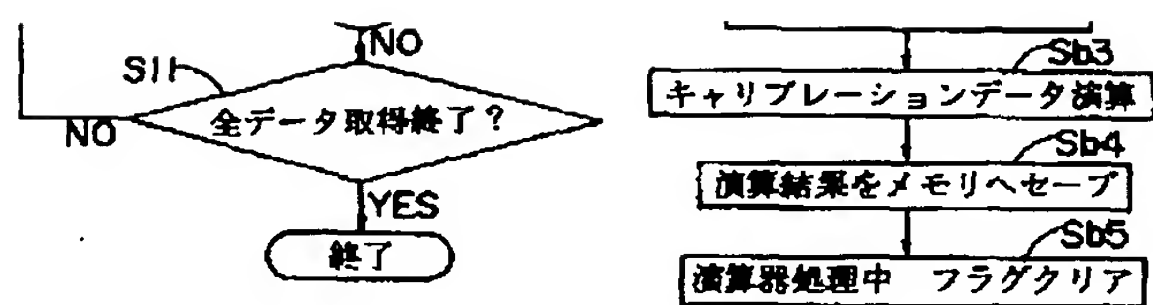


【図3】



【図2】





【図4】

